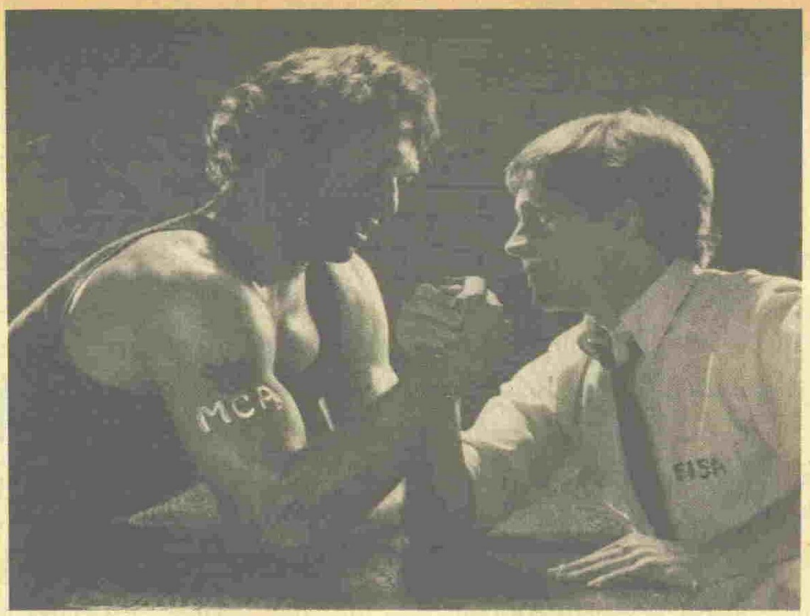



# MICRO CHANNEL VS EISA

## สงครามระหว่างบัส

*แสดงข้อมูลการเปรียบเทียบของ 2 ระบบบัสบนไมโครคอมพิวเตอร์ที่กำลังได้รับความนิยมในปัจจุบันและอนาคต*

ฉวัลย์ ตั้งลิตานนท์

สำหรับท่านผู้อ่านที่อยู่ในวงการไมโครคอมพิวเตอร์ โดยเฉพาะผู้ที่สนใจทางด้านฮาร์ดแวร์ด้วยนั้น คงจะเคยได้ยินคำว่า "ไมโครแชนแนล" (Micro Channel Architecture) หรือ "MCA" และ "EISA" (อ่านว่า ee-sa, ขออนุญาตใช้เป็นภาษาอังกฤษ เพราะว่าเขียนเป็นภาษาไทยแล้วจะไม่ค่อยน่าดูเท่าไรนัก) มาบ้าง แต่ก็คงจะมีบางท่านที่ไม่เคยได้ยินเลย ซึ่งก็ไม่ใช่เรื่องแปลกอะไร ทั้งนี้เพราะว่าทั้งไมโครแชนแนลและ EISA ต่างก็เป็นโครงสร้างทางฮาร์ดแวร์ของส่วนที่จะติดต่ออุปกรณ์ภายนอกของเครื่องไมโครคอมพิวเตอร์ หรือเรียกว่าระบบบัสของไมโครคอมพิวเตอร์ ซึ่งผู้ใช้ส่วนใหญ่จะไม่ค่อยได้ยุ่งเกี่ยวกับสิ่งนี้เท่าไรนัก แต่วันนี้เราจะได้มารู้จักกับทั้งไมโครแชนแนลและ EISA เพื่อให้ทันกับเหตุการณ์ของการพัฒนาไปของเทคโนโลยีไมโครคอมพิวเตอร์ ก่อนอื่นจะขอเปรียบเทียบไมโครแชนแนลกับ EISA ให้ดูอย่างคร่าว ๆ ก่อน

ไอบีเอ็มประกาศสถาปัตยกรรมไมโครแชนแนลในปี 1987 และมากกว่า 2 ปีต่อมาระบบบัส EISA จึงเกิดขึ้น การออกแบบของมันนั้นจึงมีข้อดีกว่าในแง่ที่ว่า นักออกแบบระบบบัส EISA นั้นต่างก็ติดตามและมีประสบการณ์มาจากการออกแบบของไอบีเอ็ม

มีบางสิ่งบางอย่างที่คล้ายกันของมาตรฐานทั้งสองนี้ ทั้งไมโครแชนแนลและ EISA สามารถทำการถ่ายเทข้อมูลแบบ 32 บิต โดยกำหนดรูปแบบของมันเองได้โดยอัตโนมัติ ระบบ EISA ยังสามารถบอกด้วยว่าจะต้องเซตดิพสวิตช์อย่างไร สำหรับการ์ด ISA: (Industry Standard Architecture) แบบเดิม บัสแบบ EISA ซึ่งเป็นแบบซิงโครนัสอย่างแท้จริงที่สามารถทำงานได้รวดเร็ว (ความสามารถสูงสุดในการถ่ายเทข้อมูลของไมโครแชนแนลคือ 20 เมกะไบต์ต่อวินาที ขณะที่บัสแบบ EISA สามารถทำได้สูงสุดถึง 33 เมกะไบต์ต่อวินาที)

ในการผลิตการ์ดของ EISA ก็ดูเหมือนว่าจะง่ายกว่าการ์ดไมโครแชนแนล เพราะว่าการ์ดไมโครแชนแนลใช้พื้นที่มากกว่าแต่มีขนาดเล็กกว่า ทำให้

ต้องใช้อุปกรณ์ประเภท surface-mount การ์ดแบบ EISA สามารถใช้กำลังไฟฟ้าได้มากกว่าการ์ดแบบไมโครแชนแนล ซึ่งทำให้อุปกรณ์ต่าง ๆ เช่น ฮาร์ดดิสก์ที่อยู่บนการ์ด การ์ดของรีเลย์ การ์ด I/O ต่าง ๆ ที่มีหน่วยความจำนวนมาก (เช่น disk-caching controller) สามารถติดตั้งบนการ์ดแบบ EISA ได้ง่ายกว่าและถูกกว่าการทำบนการ์ดไมโครแชนแนล

ไอบีเอ็มทำเครื่องที่เป็นระบบไมโครแชนแนลโดยใช้ซีพียูได้ทั้ง 16 บิต และ 32 บิต แต่ในขณะที่บัสแบบ EISA มีบนเครื่องที่ใช้ซีพียู 80386 และ 80486 เท่านั้น ทั้งนี้อาจเป็นเพราะชิพเซตของเครื่อง EISA นั้น(ขณะนี้) มีเพียงอินเทลบริษัทเดียวเท่านั้นที่เป็นผู้ผลิต ซึ่งในไม่ช้านี้คงจะบริษัทอื่นที่ผลิตชิพเซตของ EISA บนเครื่องที่เป็น 80286 โดยคำนึงถึงเรื่องความประหยัดเป็นสำคัญ หรือไม่ก็เป็นของบริษัทอินเทลเองที่ทำบัสแบบ EISA บนเครื่องที่ 80386SX

ข้อดีหลักของบัสแบบ EISA ก็คือการที่ไม่ต้องคอยวิ่งตามระบบไมโครแชนแนล เพื่อที่จะได้ใช้ประโยชน์สูงสุด ผู้ใช้ก็สามารถจะใช้การ์ดเดิมที่เป็นแบบ ISA ได้ ขณะเดียวกันก็รอคอยที่จะได้ใช้การ์ดที่มีความสามารถสูงที่เป็นการ์ด EISA โดยเฉพาะ

## ไมโครแชนแนล

ไมโครแชนแนลเป็นระบบบัส (ส่วนที่ใช้ติดต่อกับอุปกรณ์ภายนอก) ของเครื่องไมโครคอมพิวเตอร์พีเอสทูของบริษัทไอบีเอ็ม ระบบบัสแบบนี้สามารถทำงานได้กับไมโครโปรเซสเซอร์ที่เป็นทั้ง 16 บิตและ 32 บิต ซึ่งมีด้วยกันหลายโมเดลเช่น โมเดล 55 โมเดล 70 โมเดล 80 และสามารถใช้กับอุปกรณ์ภายนอก (การ์ดเสียบสล้อต) ที่เป็น 8, 16 หรือ 32 บิตได้ด้วย และยังมีคุณสมบัติพิเศษมากมาย เช่น ระบบอินเตอร์รัพต์ที่ขึ้นกับระดับ (level-sensitive interrupts) และไม่มีจัมเปอร์หรือดิพสวิตช์ สำหรับเซตคอนฟิกกูเรชั่นเหมือนกับการ์ดที่ใช้กันอยู่ทั่วไปที่เป็นบัสแบบ ISA (ISA ย่อมาจาก Industrial Standard Architecture ซึ่งเป็นระบบบัสบนเครื่องพีซี เอทีนั่นเอง)

บัสแบบไมโครแชนแนลของเครื่องพีเอสทูมีข้อแตกต่างหลัก ๆ จากบัสของเครื่องพีซี เอที อยู่ 4 ประการ นั่นคือ

1. ขนาดของการ์ดที่จะเสียบลงในสล้อต และคอนเน็คเตอร์ (connector) เป็นลักษณะเฉพาะ ไม่สามารถนำการ์ดแบบเดิมมาใช้ได้

2. มีรีจิสเตอร์ที่ควบคุมด้วยซอฟต์แวร์ ซึ่งทดแทนดิพสวิตช์ และจัมเปอร์ ซึ่งใช้ในการกำหนดคอนฟิกกูเรชันของการ์ด และเลือกออปชั่น ซึ่งไอบีเอ็มเรียกรีจิสเตอร์นี้ว่า POS (Programmble Option Select)

3. ระบบดีเอ็มเอแบบการตัดสินชี้ขาด ซึ่งซับซ้อนเพื่อยอมให้สามารถทำมัลติยูสเซอร์ได้

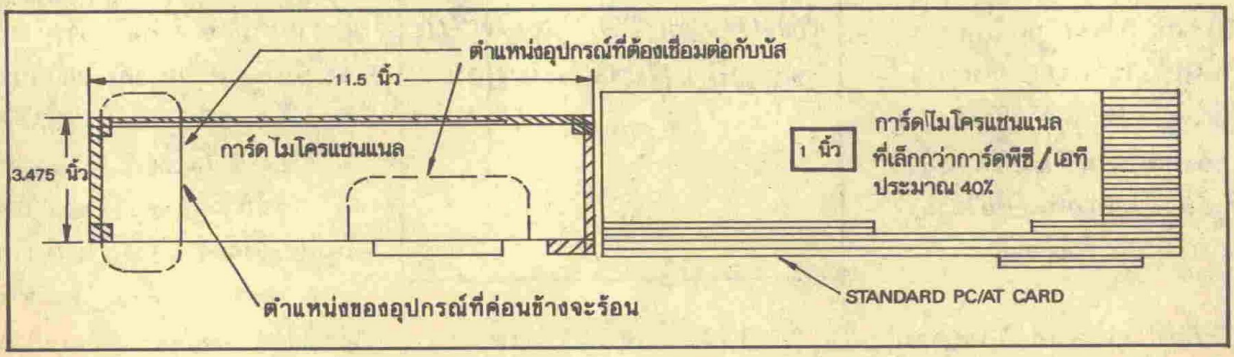
4. เพิ่มประสิทธิภาพโดยใช้การทำงานของบัสแบบ 32 บิต (สำหรับพีเอสทูที่มีซีพียูแบบ 32 บิต)

## คุณสมบัติทางกายภาพของโครงสร้างแบบไมโครแชนแนล

การ์ดแบบไมโครแชนแนล (หรือที่ทางไอบีเอ็มมักจะเรียกว่า อะแดปเตอร์) จะมีขนาดที่ค่อนข้างเล็กกว่าการ์ดที่ใช้บัสแบบพีซี เอทีนั่นคืออัตราส่วนของพื้นที่ของการ์ดจะเป็น 33 ต่อ 55.4 ตารางนิ้ว ซึ่งก็ประมาณอย่างคร่าว ๆ ได้ว่าสามารถลดพื้นที่ลงได้ถึง 40 เปอร์เซ็นต์ (ดูรูปที่ 1) นอกจากนี้ ไอบีเอ็มยังระบุตำแหน่งของอุปกรณ์ที่ใช้ติดต่อกับบัสว่ามันควรจะได้อยู่ใกล้กับคอนเน็คเตอร์ให้มากที่สุด อันเนื่องมาจากจังหวะเวลาของบัส กระชับกว่าบัสแบบพีซี เอที ไอบีเอ็มยังระบุตำแหน่งของอุปกรณ์ที่ใช้กำลังไฟฟ้ามากซึ่งมักจะร้อน ทั้งนี้เพื่อให้เกิดความมั่นใจในระบบระบายความร้อนของอุปกรณ์ นอกจากนั้นยังระบุให้การ์ดเหล่านี้มีชั้นของโลหะทองแดงที่ทำหน้าที่จ่ายไฟเลี้ยง และเป็นแผ่นกราวน์ (Ground Plane) เพื่อลดการแผ่ของสัญญาณรบกวน

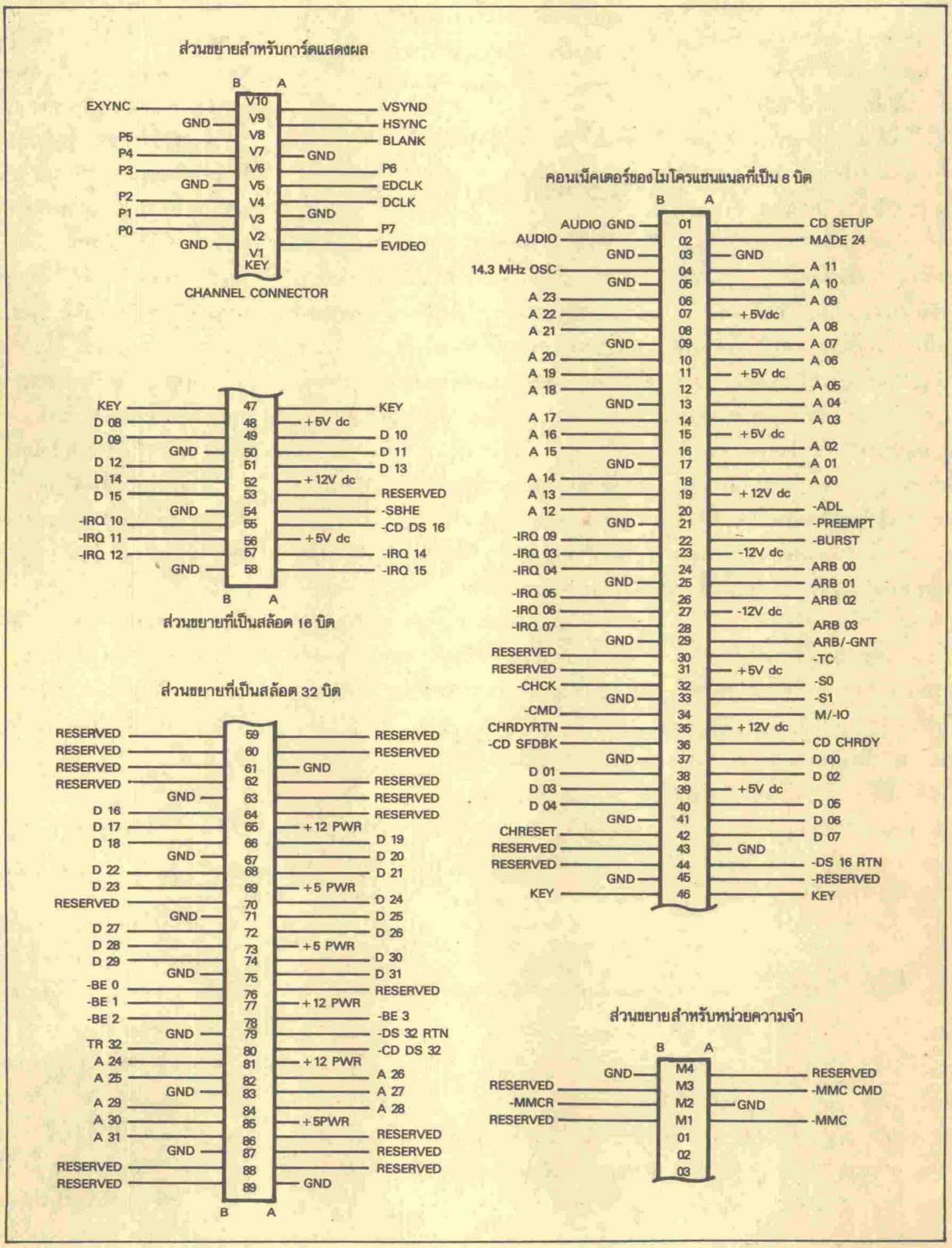
คุณลักษณะของ MCA สามารถใช้ได้กับการ์ดที่เป็น 8 บิต 16 บิต หรือ 32 บิต ยิ่งไปกว่านั้นคอนเน็คเตอร์ที่เป็น

**รูปที่ 1 การ์ดไมโครแชนแนลเปรียบเทียบกับการ์ดพีซี เอที**



8 บิต และ 16 บิต อาจจะมีส่วนขยายที่ทำหน้าที่เกี่ยวกับจอภาพ ซึ่งทำให้อะแดปเตอร์(การ์ด)ที่นำมาเสียบสามารถควบคุมพอร์ตที่เกี่ยวกับการแสดงผล และสำหรับการ์ดแบบ 32 บิตยังมีส่วนขยายสำหรับหน่วยความจำ (Matched-memory extension) ซึ่งต่อโดยตรงกับหน่วยความจำแบบใส่เพิ่ม (add-in memory) ดังรูปที่ 2

**รูปที่ 2 คอนเน็คเตอร์ของการ์ดไมโครแชนแนลที่มีทั้ง 8, 16 หรือ 32 บิต รวมทั้งส่วนขยายสำหรับการ์ดแสดงผลและหน่วยความจำ**



## ออปชั่นและการเซตคอนฟิกกูเรชั่น

การ์ดของเครื่องพีซี เอทีจะใช้จัมเปอร์และดิพสวิตช์สำหรับการเซตคอนฟิกกูเรชันของการ์ด ซึ่งบ่อยครั้งที่ทำให้เกิดความสับสน และวิธีการเซตคอนฟิกกูเรชันแบบนี้ มักจะทำให้ระบบหยุดทำงาน (hang) เมื่อแอดเดรสของการ์ดที่นำมาเสียบเกิดการทับกัน ไมโครแชนแนลใช้วิธีการใหม่ในการเซตคอนฟิกกูเรชัน โดยใช้รีจรีสเตอร์ที่สามารถโปรแกรมได้ (เรียกว่า POS) แทนระบบที่ใช้จัมเปอร์ดิพสวิตช์

ตำแหน่งของรีจิสเตอร์ POS อยู่ที่แอดเดรส (I/O address) 0100H ถึง 0107H บนแต่ละการ์ด และไอบีเอ็มยังได้แนะนำมาตรฐานในการใช้บิตต่าง ๆ ในรีจิสเตอร์เหล่านี้ ส่วนวัตถุประสงค์อื่นของรูปแบบการใช้รีจิสเตอร์ POS ก็คือ เพื่อให้สามารถติดตั้งการ์ดที่เหมือนกันทุกประการได้พร้อม ๆ กันหลายการ์ด เพื่อแยกความแตกต่างของการ์ดใด ๆ ด้วยสล้อต และเพื่อแก้ปัญหาเรื่องรทับกันของแอดเดรส

การ์ดแต่ละชนิดที่นำมาใช้กับไมโครแชนแนลจะมีหมายเลข (ID NUMBER) ขนาด 16 บิต ที่ไม่ซ้ำกันประจำแต่ละการ์ด แต่ละหมายเลขของการ์ดจะเก็บอยู่ในรีจิสเตอร์แบบอ่านอย่างเดียว (read-only) จำนวน 2 ตัว โดยไบต์ล่างจะอยู่ที่ตำแหน่ง 100H และไบต์บนจะอยู่ที่ตำแหน่ง 101H ของทุก ๆ การ์ด โดยไอบีเอ็มเองได้แนะนำให้ใช้ตัวเลขในรูปที่ 3 นี้เพื่อใช้เป็นหมายเลขการ์ด

ไอบีเอ็มได้แนะนำว่า การเซต POS รีจิสเตอร์นั้น ควรเซตโดยใช้ยูทิลิตี้ที่ใช้เซตคอนฟิกกูเรชัน ไม่ควรเซตรีจิสเตอร์หรือ POS ที่เป็นซีมอสแรมโดยตรง ทั้งนี้เพราะว่าจะทำให้เกิดความซ้ำซ้อนได้ ซึ่งอาจจะทำให้ข้อมูลสูญหายหรือทำให้ระบบเสียหายได้

## การทำงานแบบมัลติยูสเซอร์

ไม่ว่าจะเป็นไมโครแชนแนล หรือ EISA จะมีการทำงานในลักษณะที่เรียกว่ามัลติยูสเซอร์ ซึ่งก็คือ การที่มีผู้ครอบครองการใช้บัสได้หลาย ๆ ราย ในไมโครแชนแนลกำหนดเป็นการชี้ขาดแบบกระจาย คือระบบย่อยต่าง ๆ สามารถที่จะแข่งขันเพื่อที่จะขอแบ่งการใช้หรือเข้าควบคุมบัสได้ ส่วนตัวบอร์ดหลักของพีเอสทูควบคุมการทำงานนี้ผ่านวงจรที่ไอบีเอ็มเรียกว่าจุดควบคุมศูนย์กลางการตัดสิน CACP (central-arbitration-control point) CACP จะตัดสินการร้องขอเพื่อจะเข้าควบคุมระบบ โดยผ่านทางสัญญาณ 3 เส้น คือ

1. ARB/GNT
2. PREEMPT
3. BURST

ในระหว่างการตัดสินนั้น การ์ดที่มีระดับความสำคัญสูงสุดจะได้ควบคุมระบบในไซเคิลถัดมา การ์ดแต่ละการ์ดจะถูกกำหนดให้มีระดับตัดสิน (arbitration level) ค่าหนึ่งซึ่งจะไม่ซ้ำกัน

การ์ดที่จะใช้กับบัสแบบไมโครแชนแนลนั้นสามารถที่จะเป็นแบบบัสรองที่ไม่มีดีเอ็มเอบัสรองที่มีดีเอ็มเอ หรือบัสหลักก็ได้ ข้อกำหนดของการอินเตอร์เฟส สำหรับการ์ดที่เป็นบัสหลักจะครอบคลุมข้อกำหนดของการอินเตอร์เฟสของแบบบัสรองที่มีดีเอ็มเอ บัสรองสามารถส่งหรือรับข้อมูลจากบัสได้การควบคุมของบัสหลักเท่านั้น สำหรับการ์ด ๆ หนึ่งอาจจะมีบัสรองมากกว่าหนึ่งก็ได้ ตัวอย่างคือ การ์ดเพิ่มหน่วยความจำ และการ์ดต่ออุปกรณ์พ่วงที่มีประสิทธิภาพต่ำถึงระดับกลาง เป็นต้น

อุปกรณ์ที่เป็นบัสรองจะใช้สายแอดเดรส และสายควบคุมจากบัสเป็นสัญญาณขาเข้า ในขณะที่อุปกรณ์ที่เป็นบัสหลักเป็นตัวขับสัญญาณเหล่านี้เพื่อทำการส่งข้อมูลผ่านบัส การ์ดที่เป็นบัสหลักไม่จำเป็นจะต้องรอบริการจากอุปกรณ์หลักตัวอื่น และสามารถจะเป็นผู้เริ่มและหยุดการส่งข้อมูลได้เอง และรวดเร็วกว่าอุปกรณ์ที่เป็นบัสรองมาก แต่อย่างไรก็ตามอุปกรณ์ของการ์ดพวกที่เป็นบัสหลัก มักจะซับซ้อนและแพงกว่ามาก

## การปรับปรุงประสิทธิภาพระบบบัส

วิธีที่ง่ายที่สุดในการเพิ่มความสามารถของคอมพิวเตอร์ ก็คือการเพิ่มความกว้างของบัสส่งข้อมูล ซึ่งที่ผ่านมาก็มีการขยายขนาดบัสถึง 2 ครั้ง โดยครั้งแรกจากบัส 8 บิตของ 8088 ไปเป็นบัส 16 บิต ของ 80286 และเมื่อไม่นานมานี้เองก็มีการเปลี่ยนเป็น 32 บิต โดยใช้ 80386 และ 80486 ในปัจจุบัน

เนื่องจากไอบีเอ็มพีซีใช้แต่ไมโครโปรเซสเซอร์ของอินเทลทำให้คุณลักษณะ

รูปที่ 3

| หมายเลข | แสดงผล |
|---|---|
| 000H | = อุปกรณ์ไม่พร้อม |
| 0001H-0FFFH | = บัสมาสเตอร์ |
| 5000H-5FFFH | = อุปกรณ์ DMA |
| 6000H-6FFFH | = ตัวควบคุมโปรแกรมหรือหน่วยความจำ |
| 7000H-7FFFH | = หน่วยความจำสำรองหรือการ์ดมัลติฟังก์ชัน |
| 8000H-8FFFH | = การ์ดแสดงผล |

ของไมโครแชนแนลบางอย่างมีความแปลกประหลาดตามไปด้วย ไมโครโปรเซสเซอร์ของอินเทลมีทั้งส่วนที่เป็นแอดเดรสของหน่วยความจำ และที่เป็นแอดเดรสของ I/O โดยมันจะใช้ขา M/IO ควบคุมว่าเป็นแอดเดรสของส่วนไหน ในไมโครแชนแนลก็เช่นกันมีแอดเดรสทั้งสองแบบ และมีขา M/IO ไว้ควบคุม ไมโครแชนแนลสนับสนุนการส่งผ่านข้อมูลไม่ว่าจะเป็นแบบ 8, 16 หรือ 32 บิต ขึ้นกับความสามารถของการ์ดที่จะเอามาต่อเข้ากับระบบ ไมโครแชนแนลจะควบคุมแอดเดรส 32 บิต และข้อมูลด้วยสัญญาณต่างดังนี้

1). A24 - A31 แอดเดรสของบิตบน

2). D16 - D31 ข้อมูลของบิตบน

3). ¯BE0 - -BE3 สัญญาณควบคุมไบต์

4). ¯CD DS 32 (n) CARD DATA SIZE 32 บิต

5). ¯DS 32 RTN DATA SIZE 32 RETURN

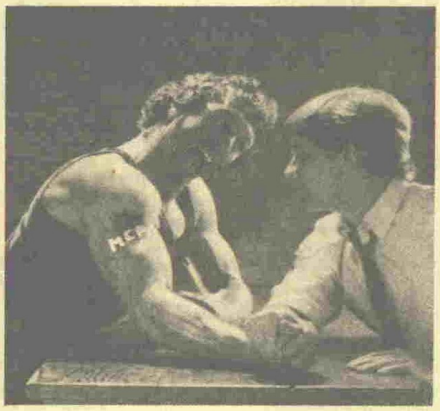
6). TR 32 RTN TRANSLATE 32

โดย (n) เป็นตัวบอกว่าแต่ละสล้อตจะมีสายนี้เฉพาะของมันเอง

เราจะต้องการตัวอินเตอร์เฟสแบบแบบ 32 บิต สำหรับการ์ดของเราเอง เพื่อให้สามารถมาส่งข้อมูลได้เร็วที่สุด แต่อย่างไรก็ตามจะเกิดปัญหาพื้นฐานของการเรียงตัวข้อมูล ขึ้นในระบบที่มีการผสมกันของการ์ดแบบ 8,16 และ 32 บิต ในทางที่ควรจะเป็นแล้ว ฮาร์ดแวร์ควรจะสามารถจัดการเรียงตัวของข้อมูลที่ส่งผ่านระหว่างการ์ดสองการ์ดให้กับโปรแกรมประยุกต์การใช้งานได้อย่างถูกต้องและเหมาะสมเป็นต้นว่า การ์ดควบคุมดิสค์ไดรฟ์แบบ 16 บิต ควรจะสามารถถ่ายเทข้อมูลไปยังการ์ดหน่วยความจำแบบ 32 บิตได้อย่างถูกต้อง โดยไม่ต้องแก้โปรแกรมไดรฟ์เวอร์ของการควบคุมดิสค์

ในพีเอสทูเองได้เพิ่มตัวแปลงของแอดเดรสบัส และวงจรลอจิกสำหรับบัสข้อมูลเพื่อแก้ปัญหาการเรียงตัวของข้อมูล ไม่เช่นนั้นแล้ว ไมโครแชนแนลจะไม่สามารถใช้แบนด์วิดธ์ของมันได้อย่างเต็มที่ในช่วงการถ่ายเทข้อมูล

การ์ดอะแดปเตอร์จะใช้สัญญาณ ¯CD DS 16 (n) และ ¯CD DS 32 (n) เป็นตัวบ่งบอกว่าขนาดของข้อมูลของการ์ดเป็น 8, 16 หรือ 32 บิต แต่ละสล้อตก็จะมีกลุ่มของสายสัญญาณเหล่านี้ (รูปที่ 2) ถ้าสัญญาณทั้งสองเส้นนี้ไม่แอคทีฟทั้งคู่ในระหว่างไซเคิล ตัวควบคุมบัสหลัก (bus master) ก็จะรู้ว่ามันกำลังติดต่อกับการ์ดแบบ 8 บิตถ้าสัญญาณของทั้ง 2 เส้นแอคทีฟก็จะเป็นแบบ 32 บิต



## บล็อกอินเตอร์เฟสของไมโครแชนแนล

บล็อกอินเตอร์เฟสของไมโครแชนแนลเป็นตัวควบคุมหลัก ที่ทำหน้าที่เชื่อมต่อระหว่างบัสของไมโครแชนแนลกับอุปกรณ์อื่น ๆ บล็อกนี้จะอยู่บนการ์ดอะแดปเตอร์ และเป็นส่วนสำคัญที่การ์ดอะแดปเตอร์จะต้องมี ซึ่งในบล็อกนี้ประกอบด้วยวงจรควบคุมสำหรับอินเตอร์เฟสกับบัสไมโครแชนแนล และวงจรถอดรหัสสำหรับเลือกชิพ (chip -select) และ POS รีจิสเตอร์ (รูปที่ 4) แสดงถึงส่วนพื้นฐานของวงจรควบคุม เราสามารถออกแบบสร้างวงจรถอดรหัสสำหรับเลือกชิพ (chip-select) และ POS รีจิสเตอร์ได้หลายวิธี ตั้งแต่ใช้วงจรทีทีแอล (TTL) หรือ PAL จนกระทั่งถึงไอซีเฉพาะ

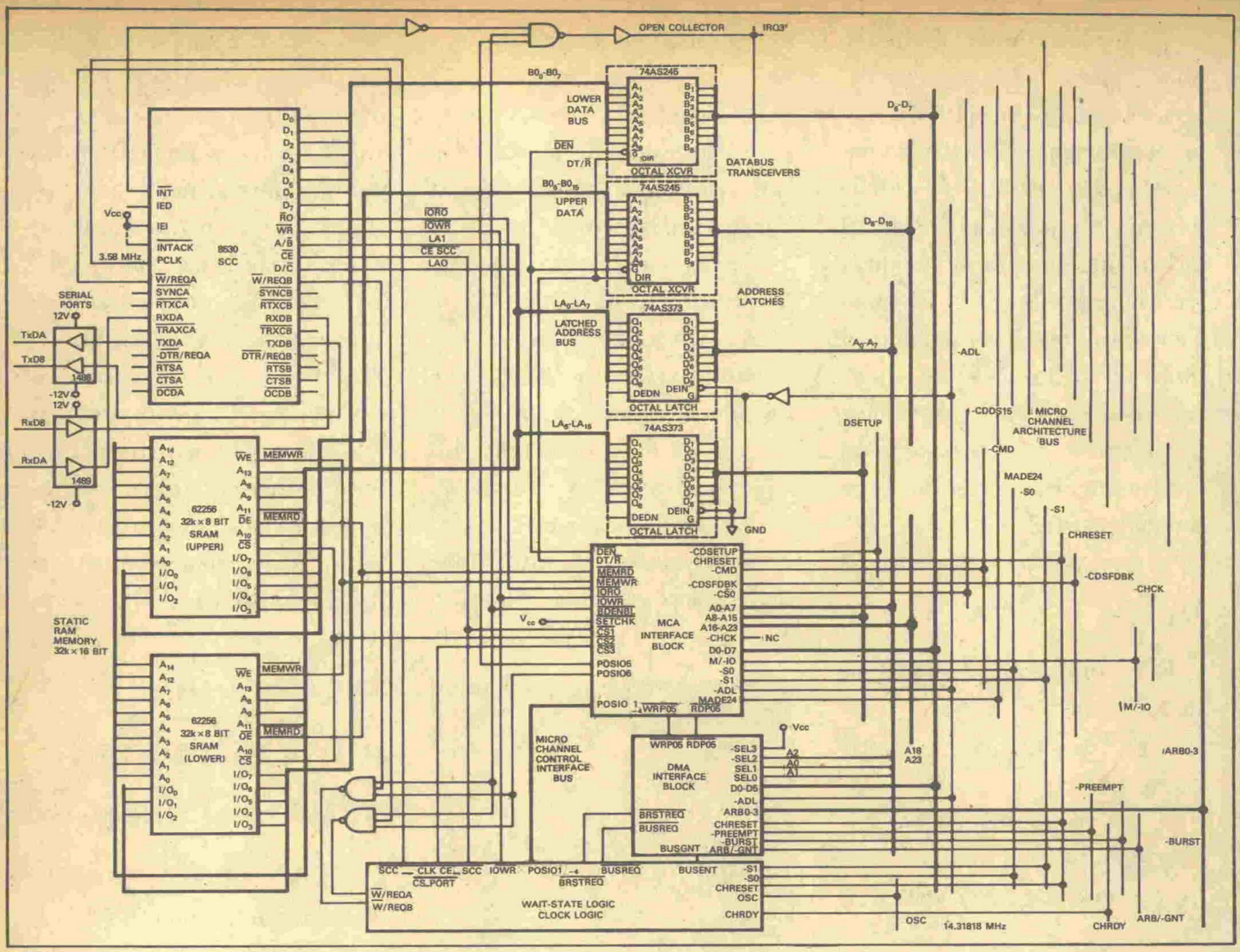
บล็อกอินเตอร์เฟสของไมโครแชนแนลได้จองพื้นที่ 2 ไบต์ที่ตำแหน่ง 0100 H และ 0101H สำหรับเป็นเลขประจำตัวบอร์ด ตำแหน่งเหล่านี้เป็นตำแหน่งที่ใช้อ่านอย่างเดียว (read only) จากบัสไมโครแชนแนล และตัวเลขนี้เป็นตัวเลขที่ไม่ซ้ำกันสำหรับบอร์ดประเภทหนึ่งซึ่งทางไอบีเอ็มจะเป็นผู้กำหนดให้ ส่วน POS รีจิสเตอร์เราสามารถจะสร้างได้หลายวิธีขึ้นกับความต้องการของเราเอง

มาถึงตรงนี้หลาย ๆ ท่านคงจะรู้จักกับไมโครแชนแนลพอสมควร ซึ่งต่อไปนี้จะได้พาท่านผู้อ่านมาพบกับ EISA

## EISA ระบบบัสมาตรฐานใหม่ล่าสุดของเครื่องไอบีเอ็ม พีซี

มาตรฐานใหม่ที่มีความสำคัญในเครื่องไอบีเอ็ม พีซีคอมแพตทิเบิ้ล นั่นก็คือ Extended Industry Standard Architecture หรือ EISA ซึ่งเกิดจากสมาคมคอมพิวเตอร์และผู้ค้าชิพและเพอริเฟอรัล ซึ่งมีบริษัทตั้งแต่คอมแพคบริษัท เอเอสทีรีเสิร์ช จนกระทั่งถึงบริษัทอินเทล เป็นผู้ร่วมกำหนดมาตรฐาน โครงสร้างของบัสแบบ EISA ถูกสร้างให้เป็น 32 บิต ซึ่งจะยังคงความคอมแพตทิเบิ้ลกับบัสแบบเดิม (ISA) คือสามารถใช้กับการ์ดเพอริเฟอรัลของเครื่องไอบีเอ็ม พีซี เอ็กซ์ที และเอทีคอมแพตทิเบิ้ลได้

เมื่อไอบีเอ็มประกาศตัวเครื่องพีเอสทูซึ่งเป็นเครื่องที่ใช้บัสขนาด 16/32 บิต มาตรฐานใหม่ของไอบีเอ็มที่เรียกว่า "ไมโครแชนแนล" (Micro Channel Architecture) ซึ่งไม่คอมแพตทิเบิ้ลกับบัสแบบ ISA ทำให้ผู้ใช้ทั้งหลายต้องหยุดชะงัก เนื่องมาจากราคาของ




**รูปที่ 4 การ์ดอะแดปเตอร์ไมโครแชนแนลที่เป็นส่วนขยายหน่วยความจำ และพอร์ตสื่อสารอนุกรม**

การ์ดเพอริเฟอรัลแบบไมโครแชนแนลที่ค่อนข้างแพงและยังหายากอีกด้วย ในส่วนของผู้ผลิตการ์ดเพอริเฟอรัล ก็ต้องหยุดชะงักกับค่าลิขสิทธิ์ที่ไอบีเอ็มเรียกเก็บ ซึ่งไม่เพียงแต่เก็บเปอร์เซ็นต์โดยคิดจากรายได้ของการขายเครื่องที่ใช้บัสไมโครแชนแนลเท่านั้น แต่ไอบีเอ็มจะเรียกเก็บค่าลิขสิทธิ์ย้อนหลัง สำหรับเครื่องที่ใช้บัส ISA ด้วย

ผลอันนี้ทำให้เกิดการรวมตัวของผู้ค้าคอมพิวเตอร์ ที่พยายามผลักดันให้เกิดมาตรฐานใหม่ขึ้นคือ EISA บริษัททั้ง 9 บริษัท (ถูกขนานนามว่า "THE GANG OF NINE") ได้แก่บริษัท Wyse, AST Reserch, Tandy, Compaq, Hewlett-Packard, Zenith, Olivetti, NEC และ Epson บริษัทเหล่านี้พยายามดิ้นรนเพื่อที่จะทำให้บัส EISA สำเร็จ ขณะที่บัสไมโครแชนแนลกำลังกินส่วนแบ่งในตลาดอยู่แล้ว กลุ่มนี้จะเก็บข้อมูลของ EISA เกือบทั้งหมดไว้เป็นความลับ ซึ่งถ้าต้องการรายละเอียดเกี่ยวกับบัสแบบ EISA ก็เพียงแต่เซ็นข้อตกลงและจ่ายเพียง 2500 เหรียญเท่านั้น

การขาดข้อมูลที่เปิดเผยของ EISA นั้น ทำให้มีบางคนเรียกบัสนี้ว่า vapor bus คือจางหายไปในอากาศ อย่างไรก็ตามในขณะนี้ ข้อมูลของ EISA ก็จะถูกเปิดเผยออกมาตามลำดับสำหรับทุกคนที่ต้องการรู้จักกับ EISA

ภายใน EISA มีอะไร และมันสามารถทำงานได้อย่างไร วิธีที่ดีที่สุดที่จะศึกษาการทำงานของ EISA นั้นก็คือการติดตามการเปลี่ยนแปลงจากยุคแรก ๆ ของบัส ไอบีเอ็มพีซี.

## ย้อนดูของเดิม

บัสบนเครื่องคอมพิวเตอร์ดั้งเดิมคือบัส พีซี และ เอ็กซ์ที ที่เป็นที่รู้จักกันเป็นครั้งแรกบนเครื่องไอบีเอ็มพีซี ในปี 1981. เมื่อเปรียบเทียบแล้ว มันเป็นบัสแบบซิงโครนัสขนาด 8 บิตที่ธรรมดามาก ๆ ซึ่งมีการตรวจสอบพาร์ตี้ และมีอินเตอร์รัพต์แบบทริกด้วยขอบ นั่นหมายความว่า แต่ละเส้นของอินเตอร์รัพต์สามารถถูกใช้จากการ์ดอะแดปเตอร์เพียงการ์ดเดียวเท่านั้น (ดู

ตารางในรูปที่ 5) บัสในเครื่องพีซี ดั้งเดิมนั้น ไม่ได้เตรียมไว้สำหรับให้มีการควบคุมบัสจากภายนอก ถ้าไม่ใช่ซีพียูหลักก็ตัวควบคุมดีเอ็มเอทีจะเป็นตัวควบคุมบัสตลอดเวลา

ประมาณในปี 1984 ไอบีเอ็ม ต้องการที่จะขยายบัสจาก 8 บิตไปเป็น 16 บิต โดยที่จะต้องคงความคอมแพตทิเบิ้ลกับของเดิม ดังนั้นสัญญาณต่าง ๆ ที่อยู่ในสล้อตขนาด 62 ขาก็ยังคงไว้เช่นเดิม และเพิ่มสล้อตใหม่เข้าไปในส่วนด้านล่าง (ดูตารางในรูปที่ 6) แสดงสัญญาณส่วนที่เพิ่มเข้ามา ทำให้เกิดเป็นบัสแบบเอที

ไอบีเอ็มได้เพิ่มคุณลักษณะอื่น ๆ ที่จะทำให้บัสเอที คอมแพตทิเบิ้ลกับของเดิม เนื่องจากเครื่องเอที ใช้ซีพียู 80286 ที่ทำงานเร็วกว่าเครื่องซีพีธรรมดาที่ใช้ซีพียู 8088 จึงได้มีการเพิ่มตัวกำเนิดสัญญาณ wait state เพื่อที่จะยืดไซเคิลของบัสให้ยาวออกไป เพื่อให้อุปกรณ์ที่มีความเร็วต่ำสามารถทำงานกับซีพียูที่มีความเร็วสูงได้ ดังนั้นขาของสัญญาณบางขาที่ไม่ถูกใช้ จึงถูกนำมาใช้ เช่น ขา B8 ถูกนำมาทำเป็นสัญญาณ 0WS (zero wait state)

คอนเน็คเตอร์แบบใหม่ซึ่งมีอยู่ 2 แถว ๆ ละ 16 ขานั้น ได้มีการเพิ่มสัญญาณแอดเดรสเข้าไปอีก 4 เส้น (LA20 -LA23) รวมทั้งเพิ่ม (LA17-LA19) ซึ่งมีอยู่ในสล้อตแบบเดิม การเพิ่มสัญญาณทั้ง 3 เข้าไปนั้นซึ่งเป็นการซ้ำซ้อนนั้น เพราะว่าแอดเดรสของไอบีเอ็มพีซีดั้งเดิมนั้นเป็นแบบค้างค่าไว้ (latch) ซึ่งขั้นตอนในการค้างแอดเดรสไว้นั้น ทำให้เกิดการหน่วงเวลาเกิดขึ้น ซึ่งจะทำให้การติดต่อกับอุปกรณ์ภายนอก (peripheral broad) ช้าลง แอดเดรส 3 เส้นที่เพิ่มเข้ามานั้นเป็นแบบไม่ค้างค่าไว้ ดังนั้นบัสเอทีจึงยอมให้การ์ดแบบ 16 บิต ตรวจสอบในช่วงแรกของไซเคิลว่า

**รูปที่ 5 ตารางแสดงสัญญาณของบัส พีซี และเอ็กซ์ที**

| สัญญาณ | หน้าที่ |
|---|---|
| AO-A19 | สัญญาณแอดเดรส 20 เส้น จะใช้เพียง 10 ล่างเส้นเมื่อเป็นไซเคิลบอง I/O |
| DO-D7 | สัญญาณข้อมูล 8 เส้นที่เป็นชนิด 2 ทิศทาง |
| IRQ2-IRQ7 | สัญญาขอใช้อินเตอร์รัพต์ 6 เส้น |
| DRQ1-DRQ2, DACK1-DACK3 | สัญญาณขอใช้ดีเอ็มเอและตอบรับการขอใช้ดีเอ็มเอแชนแนล 0 จะถูกใช้สำหรับการรีเฟรชไดนามิกแรม |
| IO CH RDY | สัญญาณนี้จะถูกใช้โดยการ์ดหน่วยความจำหรืออุปกรณ์ภายนอก เพื่อกำเนิดสัญญาณ wait state |
| IOR,IOW, SMEMR,SMEMW | สัญญาณสโตรปสำหรับการเขียน/อ่านหน่วยความจำหรือ I/O |
| OSC | สัญญาณนาฬิกา 14.31818 MHz ถูกใช้โดยการ์ดแสดงผลบางชนิด ซึ่งจะไม่ซิงโครไนซ์กับสัญญาณของบัส |
| CLK | สัญญาณนาฬิกาสำหรับบัส (4.77 HMz สำหรับ PC ดั้งเดิม) |
| AEN,TC | สัญญาณอีนาเบิ้ลสำหรับแอดเดรส สัญญาณนี้จะถูกใช้ระหว่างไซเคิลของดีเอ็มเอ |
| IO CH CHK | สัญญาณที่กระตุ้นโปรเซสเซอร์ผ่านทางนอนมาร์คอินเตอร์รัพต์ เมื่อมีความผิดพลาดเกิดขึ้น |
| RESET DRV | สัญญาณแสดงว่าระบบอยู่ระหว่างการรีเซต |
| Vcc&GND | เพาเวอร์ซัพพลาย |

**รูปที่ 6**
**ตารางแสดงสัญญาณที่เพิ่มเข้ามาประกอบเป็นบัส ISA 16 บิต**

| สัญญาณ | หน้าที่ |
|---|---|
| D8-D15 | สัญญาณข้อมูล 8 บิตที่เพิ่มขึ้น |
| SBHE | สัญญาณ byte high enable แสดงว่าจะใช้สัญญาณไบต์บน |
| IRQ10-IRQ12, IRQ14-IRQ15 | สัญญาณขอใช้อินเตอร์รัพต์ที่เพิ่มขึ้น IRQ13 จะถูกสำรองไว้ใช้สำหรับตัวประมวลผลทางคณิตศาสตร์ |
| DRQO,DACKO, DRQ5-DRQ7, DACK5-DACK7 | สัญญาณการขอใช้ดีเอ็มเอที่เพิ่มมากขึ้น |
| MEMR,MEMW | สัญญาณสโตรปสำหรับการเขียน/อ่านหน่วยความจำ สัญญาณนี้จะแอคตีฟตลอดเวลา ขณะนี้ SMEMR SMEMW จะแอคตีฟเฉพาะไซเคิลที่อ้างอยู่ในแอดเดรสของพีซีเท่านั้น |
| MASTER | สัญญาณใหม่ที่เพิ่มเข้ามาเพื่อให้การ์ดอะแดปเตอร์สามารถทำตัวเป็นตัวควบคุมบัสหลักได้ |
| MEM CS16, IO CS16 | สัญญาณที่การ์ดอะแดปเตอร์ส่งไปบอกเมนบอร์ดว่าสามารถทำการถ่ายข้อมูลแบบ 16 บิตได้ |

เป็นการอ้างแอดเดรสหรือไม่ เพื่อว่าการ์ดนั้นจะได้ส่งสัญญาณเพื่อบอกว่ามันเป็นการ์ด 16 บิต เพราะฉะนั้นถ้าเป็นไปได้ให้ติดต่อแบบ 16 บิต

สัญญาณพิเศษเหล่านี้เช่น MEM CS16 และ I/O CS16 เป็นตัวสำคัญทำให้บัสเอทีคอมแพตทิเบิ้ลกับของเดิม โดยถ้า 80286 พยายามที่จะกระทำการติดต่อแบบ 16 บิต และหนึ่งในสัญญาณทั้งสองสัญญาณนี้ไม่ถูกแทรกเข้าไปในไซเคิลของการทำงาน จะมีฮาร์ดแวร์พิเศษตัวหนึ่งทำให้การติดต่อเป็นแบบ 8 บิต 2 ครั้งแทนที่จะเป็นครั้งเดียว 16 บิต

แต่เนื่องจากสัญญาณแอดเดรสที่ไม่ค้างค่าไว้มีเพียง 7 เส้นเท่านั้นคือ LA17-LA23 นั่นหมายความว่า การติดต่อที่ใช้บริเวณไม่มากกว่า 128 กิโลไบต์ขึ้นไปจะไม่ทำให้เกิดกรณีดังที่กล่าวมาแล้ว คือการทำที่ละ 16 บิต ดังนั้นการ์ดหน่วยความจำที่ใช้พื้นที่ไม่เต็ม 128 กิโลไบต์ (คือใช้สัญญาณไม่เกิน LA16) ก็จะไม่ทำให้เกิดสัญญาณที่บอกการ์ดว่าเป็นการกระทำแบบ 16 บิต ในทางปฏิบัติแล้วการ์ดจำพวก EMS และอุปกรณ์ภายนอกที่ถูกมองเป็นหน่วยความจำจะถูกให้ทำการถ่ายข้อมูลทีละ 8 บิตแทนที่จะเป็น 16 บิต

## ลึกลงไปใน EISA

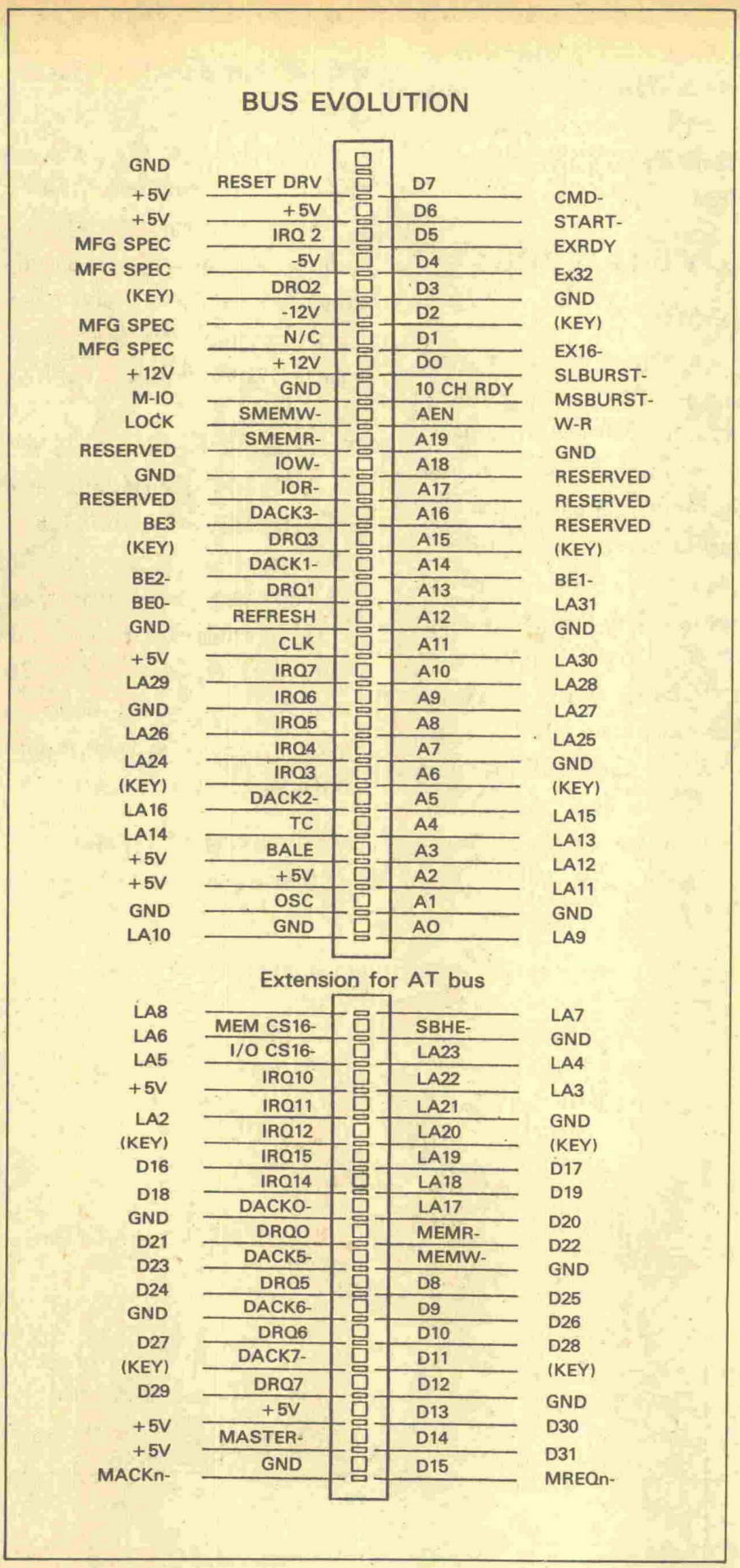
เช่นเดียวกับบัสเอที EISA ถูกสร้างขึ้นมาโดยอิงมาตรฐานเดิม และมีการเพิ่มสัญญาณแอดเดรส สัญญาณข้อมูล และสัญญาณควบคุมให้มากขึ้น แต่อย่างไรก็ตามจะต้องคำนึงถึงความคอมแพตทิเบิ้ลกับบัสแบบเดิมด้วย

แต่เดิมมาแล้ว เอกสารที่เปิดเผยอย่างเป็นทางการของไอบีเอ็มไม่เคยกำหนดช่วงเวลา (timing) ของสัญญาณในแบล็คเพลน (สัญญาณที่อยู่บนเมนบอร์ดและต่ออยู่กับสล้อต) ของเครื่องพีซี และเอทีเลย แต่ใน EISA ซึ่งเป็นส่วนขยายของบัสเอที ไม่อาจจะทำเช่นนั้นได้ มันจะต้องถูกกำหนดอย่างแน่นอน เพราะว่าไม่เพียงแต่ให้เป็นมาตรฐานใหม่เท่านั้น แต่ยังต้องคงความคอมแพตทิเบิ้ลกับของเดิมด้วย ซึ่งในส่วนนี้ก็ไม่น่าจะมีปัญหาเลย ทั้งนี้เพราะว่าผู้ร่วมโครงการเพื่อทำบัส EISA ล้วนแล้วแต่เป็นบริษัทที่เคยออกแบบเครื่องที่เลียนแบบไอบีเอ็มมาแล้วทั้งสิ้น ซึ่งน่าจะเป็นกลุ่มบุคคลที่ดีที่สุดสำหรับงานนี้โดยเฉพาะ ตารางที่ 7 แสดงสัญญาณที่มีขึ้นมาใหม่ในบัส EISA ขาสัญญาณของ EISA จะถูกวางอยู่ระหว่างขาในรูปของบัส ISA (ดูรูปที่ 8)

ต่อไปจะมาดูสัญญาณของ EISA ที่เพิ่มไปจากบัสเดิมของพีซี ซึ่งจะมาดูคุณลักษณะพิเศษอันอื่นที่มีอยู่ จุดสำคัญ

**รูปที่ 7 ตารางที่แสดงสัญญาณที่เพิ่มขึ้นประกอบกันเป็นบัส EISA**

| สัญญาณ | หน้าที่ |
|---|---|
| BEO-BE3 | BYTE ENABLE เป็นสัญญาณที่แสดงว่าไบต์ไหนของข้อมูล 32 บิต ที่เกี่ยวข้องอยู่ในไซเคิล |
| M/IO | สัญญาณที่แยกความแตกต่างระหว่างไซเคิลของหน่วยความจำกับไซเคิลของ I/O |
| START | สัญญาณที่แสดงการเริ่มต้นของบัสไซเคิลของ EISA |
| CMD | สัญญาณที่จัดการช่วงเวลาที่ควบคุมบัสไซเคิลของ EISA |
| MSBRUST | สัญญาณที่แสดงว่าตัวหลักสามารถจะกระทำไซเคิลที่รวดเร็วได้ |
| SLBRUST | สัญญาณที่แสดงว่าตัวรองสามารถจะรับไซเคิลที่รวดเร็วได้ |
| EX32,EX16 | สัญญาณที่แสดงว่าบัสรองในการ์ดEISA สามารถรองรับการกระทำแบบ 32 หรือ 16 บิตได้ ถ้าสัญญาณทั้ง 2 ไม่เกิดขึ้นในช่วงแรกของไซเคิลก็แสดงว่าบัสจะกลับไปทำงานในโหมดของ ISA แบบเดิม |
| EXRDY | สัญญาณที่แสดงว่าบัสรองของ EISA พร้อมแล้วที่จะจบไซเคิล |
| MREQn | ถูกแทรกโดยบัสหลักตัวที่ n เพื่อขอใช้บัส |
| MAKn | สัญญาณที่ถูกส่งจากบัสหลักตัวที่ n ว่ามันได้ใช้บัสแล้ว |
| D16-D31 | สัญญาณข้อมูลที่เพิ่มขึ้นมา ทำให้บัส ISA เดิมกลายเป็นบัส EISA ขนาด 32 บิต |
| LA2-LA16<br>LA17-LA31 | สัญญาณแอดเดรสที่เพิ่มขึ้นมาใหม่ เช่นเดียวกันกับ LA17-LA23 สัญญาณเหล่านี้จะไม่ค้างค่าไว้ |




**รูปที่ 8 แสดงการวางตำแหน่งสัญญาณของบัส EISA**

ของบัส EISA ก็คือไม่ว่าจะเป็นซีพียูหลักหรือบัสมาสเตอร์อื่นสามารถจะแอ็กเซสกับหน่วยความจำหรืออุปกรณ์อื่น ๆ ในระบบได้ โดยไม่ต้องคำนึงถึงขนาดความกว้างของบัส

สมมติว่าการ์ดที่เป็นบัสมาสเตอร์ 32 บิต ของ EISA ต้องการจะเขียนข้อมูลลงในหน่วยความจำที่อยู่บนการ์ด 8 บิตแบบ ISA บัสมาสเตอร์จะเริ่มต้นด้วยการขอใช้บัส และเตรียมแอดเดรสและข้อมูล จากนั้นจะแทรกสัญญาณเริ่มต้น (start) เข้าไป และคอยตรวจสอบสัญญาณ ex32,ex16,mem cs16 และ 0ws ขณะที่สัญญาณเหล่านี้ตอบกลับมา ตัวควบคุมบัสก็จะสุ่มเอาสัญญาณเหล่านี้ไว้ด้วย

เมื่อบัสมาสเตอร์และตัวควบคุมบัส เห็นว่าไซเคิลนั้นไม่สามารถทำเป็นแบบ 32 บิตได้ ตัวควบคุมบัสก็จะเข้าควบคุมการทำงานแทน โดยตรวจสอบค่าแอดเดรสและข้อมูลจากบัสมาสเตอร์ ตัวควบคุมบัสก็จะเริ่มส่งสัญญาณเดียวกันนี้เข้าไปในบัสขณะที่บัสมาสเตอร์กำลังทำอยู่ (จะไม่เกิดการชนกัน เพราะว่าทั้งคู่ส่งไปในสายของตัวเอง) ดังนั้นครึ่งไซเคิลต่อมา บัสมาสเตอร์จะหยุดการส่งข้อมูล ตัวควบคุมบัสซึ่งทำหน้าที่อยู่จะทำการถ่ายข้อมูลทีละไบต์ 4 ครั้ง เพื่อทำการส่งข้อมูลให้ครบ 32 บิต

ข้อดีที่ไม่ต้องเข้าไปยุ่งเกี่ยวเลยก็คือ อุปกรณ์ดีเอ็มเอ และบัสมาสเตอร์ไม่จำเป็นต้องมีลอจิกสำหรับการเลื่อนไบต์หรือกำเนิดไซเคิล เพื่อที่จะจัดการกับการถ่ายข้อมูลที่เป็นไปได้หลากหลาย ตัวอย่างเช่น ชิพที่ทำหน้าที่เป็นบัสมาสเตอร์ 32 บิต Bus Master Interfacr Controller (BMIC) สามารถจัดการถ่ายข้อมูลได้เพียงแบบ 32 บิต และอย่างรวดเร็ว 16 บิตเท่านั้นโดยไม่ต้องมีการช่วยเหลือ แต่คอมบิเนชันอื่น ๆ ต้องจัดการโดยตัวควบคุมบัสแบบ EISA (EISA BUS CONTROL LER = EBC)

สถานะแปลกใหม่เกิดขึ้นเมื่อมาสเตอร์ขนาด 16 บิต อ้างแอดเดรสเวิล์ดบน (upper word) ของหน่วยความจำขนาด 32 บิต ตัว EBC จัดการสถานะแบบนี้โดยก็อบปี้ ข้อมูลจาก 2 ไบต์ ล่างของบัสข้อมูลขึ้นไปยัง 2 ไบต์บน ดังนั้นข้อมูลก็จะมาถึงในตำแหน่งที่ถูกต้อง ขบวนการนี้เรียกว่า copy-up ซึ่งทำให้มาสเตอร์ 16 บิตสามารถเอ็กเซสสเลฟ 32 บิต โดยไม่ต้องมีไดรฟ์เวอร์สำหรับสัญญาณข้อมูลทั้ง 32 บิต

## การถ่ายเทข้อมูลความเร็วสูง

จุดเด่นข้อหนึ่งที่ใช้ในการขายของ EISA ก็คือ ความเร็ว ในสภาวะที่ถูกต้องตามปกติ อุปกรณ์แบบ EISA สามารถถ่ายข้อมูลแบบรวดเร็วได้ถึง 33 เมกะไบต์ต่อวินาที แบนด์วิดธ์ที่กว้างขนาดนี้สามารถนำไปใช้งานกับระบบแลนความเร็วสูง ดิสค์ไดรฟ์ชนิดความเร็วสูง (เช่น IPI หรือ SCSI-2) และจอภาพความละเอียดสูงได้

แต่ไม่ใช่ว่าการติดต่อของบัสจะเป็นไปตามรูปแบบนี้เสมอไป ถ้าเราใช้การ์ด ISA มันก็จะขาดประสิทธิภาพที่โดดเด่นของ EISA ไปเมื่อเปรียบเทียบกับการใช้การ์ดแบบ EISA โดยเฉพาะ

## การใช้อินเทอร์รัพต์ร่วมกัน

ปัญหาอันหนึ่งที่พบอยู่เสมอก็คือ เมื่อเราขยายระบบขึ้นไปแล้ว สัญญาณอินเตอร์รัพต์ไม่เพียงพอแก่การใช้งานในระบบบัสแบบ ISA ไม่ยอมให้ใช้สัญญาณอินเตอร์รัพต์ร่วมกัน แต่ละสายของสัญญาณ อินเตอร์รัพต์เป็นชนิดทริกด้วยขอบ (edge trigger) และถูกขับด้วยระดับสัญญาณแบบ TTL ที่เป็นแบบ 3 สถานะ

อย่างไรก็ตามในระบบบัสแบบ EISA ได้จัดเตรียมสายสัญญาณอินเตอร์รัพต์ที่เป็นแบบสามารถตรวจสอบการแชร์อินเตอร์รัพต์โดยระดับลอจิก ซึ่งทำให้การ์ด EISA หลาย ๆ การ์ดสามารถใช้อินเตอร์รัพต์ร่วมกันได้ แต่อย่าลืมว่าการ์ดแบบ ISA ไม่สามารถใช้อินเตอร์รัพต์ร่วมกันได้ แม้ว่าการ์ดนั้นจะเสียบอยู่บนสล้อตแบบ EISA ก็ตาม

## การใช้บัสจากแต่ละอุปกรณ์

ตัวควบคุมการรีเฟรชหน่วยความจำแชนแนลดีเอ็มเอ ที่มีสิทธิพิเศษสูง และส่วนอื่น ๆ ที่พยายามที่จะใช้บัส จะต้องแข่งขันกันเพื่อครอบครองบัสโดยมีรูปแบบที่หมุนเวียนกันไป 3 ลักษณะ ซึ่งรูปแบบนี้รับประกันได้ว่าจะไม่มีบัสมาสเตอร์ใดที่จะไม่ได้ใช้บัสถึงแม้ว่าจะเป็นแชนแนลดีเอ็มเอที่มีสิทธิพิเศษต่ำ และยังแน่ใจได้ว่าหน่วยความจำจะถูกรีเฟรชได้ถูกต้อง ยิ่งไปกว่านั้นชิพเซตของอินเทลยังมีไทเมอร์ที่เป็น watch dog ที่คอยควบคุมไม่ให้มีการใช้บัสนานเกินไป ถ้าถึงเวลาที่กำหนดแล้วผู้ครอบครองบัสขณะนั้นจะถูกตัดออกจากการใช้บัส และจะเกิดนอนมาร์คอินเตอร์รัพต์ส่งไปให้ซีพียูหลัก

## คอนเน็คเตอร์ของบัส EISA

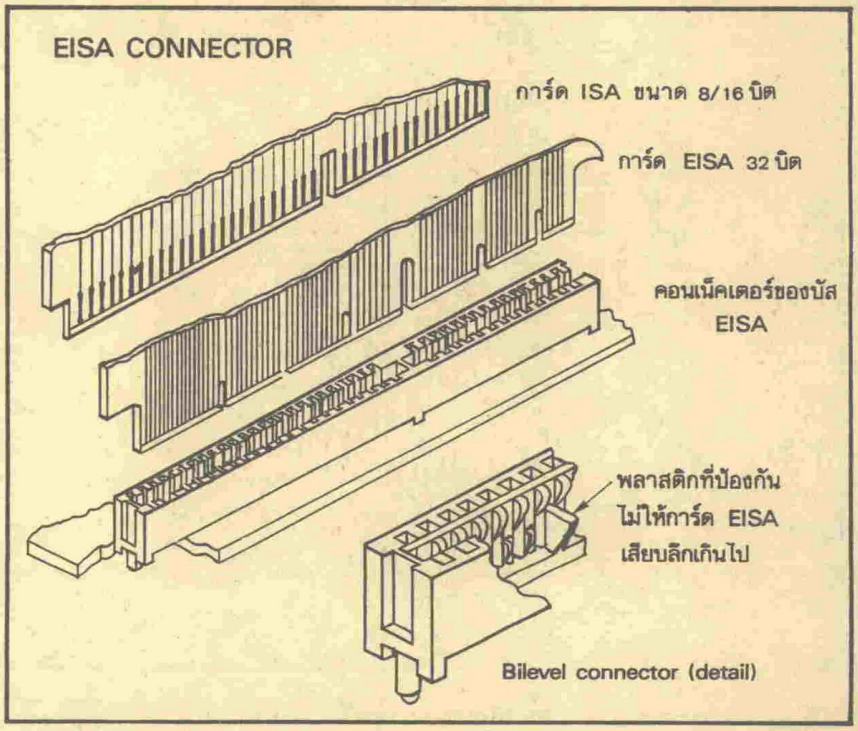
คอนเน็คเตอร์ของบัส EISA ถูกออกแบบให้คอมแพตทิเบิ้ลกับการ์ดแบบ ISA อย่าง 100 เปอร์เซ็นต์ หน้าสัมผัสบนขอบการ์ดจะถูกจัดเป็น 2 แถว แถวบนจะเป็นส่วนที่เป็นสัญญาณของ ISA ทั้งหมด ส่วนแถวล่างจะเป็นส่วนของสัญญาณ EISA ที่เพิ่มขึ้นมาใหม่ (ดูรูปที่ 9)

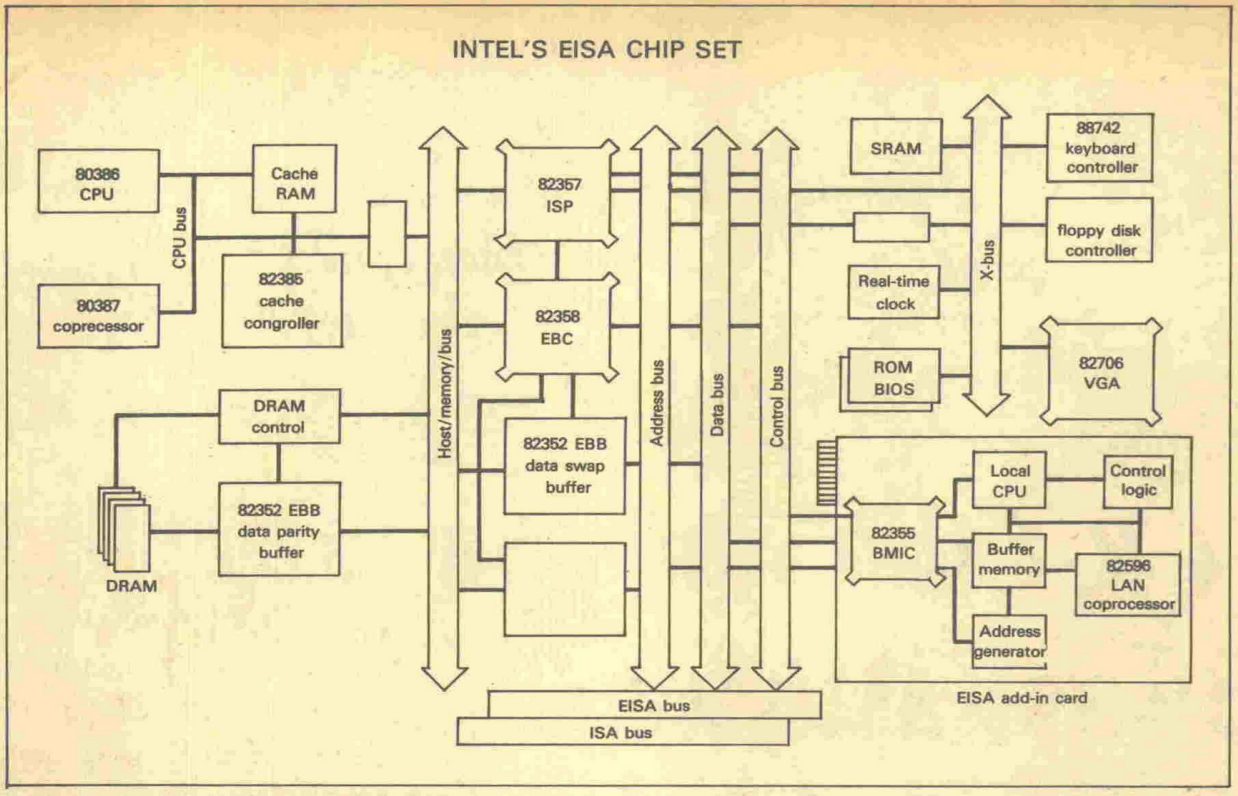
ในคอนเน็คเตอร์แบบ EISA จะมีแผ่นพลาสติกที่กันไม่ให้การ์ดแบบ ISA เสียบลงไปลึกเกินไปที่จะสัมผัสกับส่วนที่เป็นสัญญาณของ EISA แต่ถ้าเป็นการ์ดของ EISA เองจะสามารถเลื่อนลงไปได้ง่ายจนเข้าไปในรอยบาก โลหะที่เป็นส่วนหน้าสัมผัสของ EISA ที่มีขนาดเล็กกว่าแบบ ISA และขาของสัญญาณของ EISA จะวางอยู่ระหว่างขาสัญญาณแบบ ISA เดิม

## ชิพเซตของอินเทล

ในปัจจุบันนั้นส่วนใหญ่จะใช้

**รูปที่ 9 แสดงคอนเน็คเตอร์และการ์ดอะแดปเตอร์ของบัส EISA**






**รูปที่ 10 แสดงบล็อกไดอะแกรมของเครื่องที่เป็นบัส EISA ซึ่งใช้ชิพเซตของบริษัทอินเทล**

ชิพเซตของบริษัทอินเทล ซึ่งประกอบด้วยชิพ 3 ชิพ (รูปที่ 10) คือ Integrated System Peripheral (ISP) และอีก 2 ตัวที่ได้กล่าวถึงไปแล้วคือ BMIC และ EBC

EBC เป็นตัวกำเนิดไซเคิลบนบัส EISA และจัดการบัฟเฟอร์ที่เชื่อมต่อกับโลคอลบัสของซีพียู EBC ยังเป็นตัวจัดการสัญญาณรีเซตสำหรับซีพียูและตัวควบคุมหน่วยความจำชนิดแคช (cache controller) ด้วย EBC เป็นตัวที่ทำงานควบคู่กับ ISP เสมอ (ต้องทำงานร่วมกัน) ISP เป็นตัวจัด Interrupt controller, DMA controller, counter และ timer ให้กับซีพียู และยังจัดการรีเฟรชหน่วยความจำนอกจากนี้ ISP ยังมีโหมดการทำงานแบบความเร็วต่ำ (slow-down) เพื่อลดความเร็วของซีพียู ซึ่งมีความสำคัญในกรณีที่ใช้ซอฟต์แวร์ที่มีการโปรเทค

เพราะว่าชิพเซต 2 ตัวนี้รวมฟังก์ชันที่สำคัญของบัส EISA ไว้มาก ผู้ผลิตที่ใช้ชิพของอินเทลก็ไม่ชอบที่จะใช้ชิพเซตของบริษัทค่ายที่สาม เช่น บริษัท Chip & Technologies ในเครื่องเดียวกัน ดังนั้นบริษัทเหล่านี้ก็จะต้องพยายามที่จะพัฒนาชิพเซตของตัวเอง เพื่อเข้ามาแข่งขันในตลาดของเครื่องแบบ EISA นี้

ส่วนประกอบสุดท้ายในชิพเซตของอินเทลก็คือ BMIC มันถูกทำขึ้นโดยตั้งใจว่าจะใช้เป็น bus master interface บนการ์ดที่เรียกว่า Intelligent cards และยังมี local bus interface ซึ่งปรับปรุงโดยเฉพาะเพื่อใช้กับ 80186 โดยซีพียูหลักสามารถติดต่อกับซีพียูบนการ์ดได้โดยผ่านรีจิสเตอร์ที่เรียกว่า MAILBOX และ DOORBELL

การ์ด EISA ทุกการ์ดจะมีหมายเลขประจำเพื่อบอกโดยเฉพาะ ซึ่งจะแอ็กเซสได้ที่แอดเดรสที่กำหนดไว้ล่วงหน้าโดยสล้อตหมายเลขประจำการ์ด EISA เป็นตัวแยกความแตกต่างของการ์ดเช่นเดียวกันกับหมายเลข ID ของการ์ดไมโครแชนแนล แต่สิ่งหนึ่งที่แตกต่างกันก็คือ หมายเลขการ์ดของ EISA ไม่ได้ถูกจัดการจากส่วนกลาง อย่างเช่นไอบีเอ็ม

## ส่งท้าย

ท่านผู้อ่านคงจะเห็นแล้วว่า ระไมโครแชนแนลกับ EISA ใครมีข้อดีกว่ากัน ซึ่งถ้าพิจารณาจากเหตุผล จะพบว่า EISA น่าจะเป็นฝ่ายได้เปรียบ อันเนื่องมาจาก

1. ความคอมแพตทิเบิ้ลกับของเดิม
2. ค่าลิขสิทธิ์ที่ต้องเสียนั้น ถือได้ว่าน้อยมากเมื่อเปรียบเทียบกับไมโครแชนแนล
3. EISA เกิดขึ้นหลังจากไมโครแชนแนล ทำให้สามารถพัฒนาจนครอบคลุมคุณสมบัติต่าง ๆ ของไมโครแชนแนลไว้จนหมดสิ้น และยังมีส่วนที่เหนือกว่าอีกด้วย